

# Blocs amplificateurs pour ADC

G rard Bohner

[bohner@clermont.in2p3.fr](mailto:bohner@clermont.in2p3.fr)

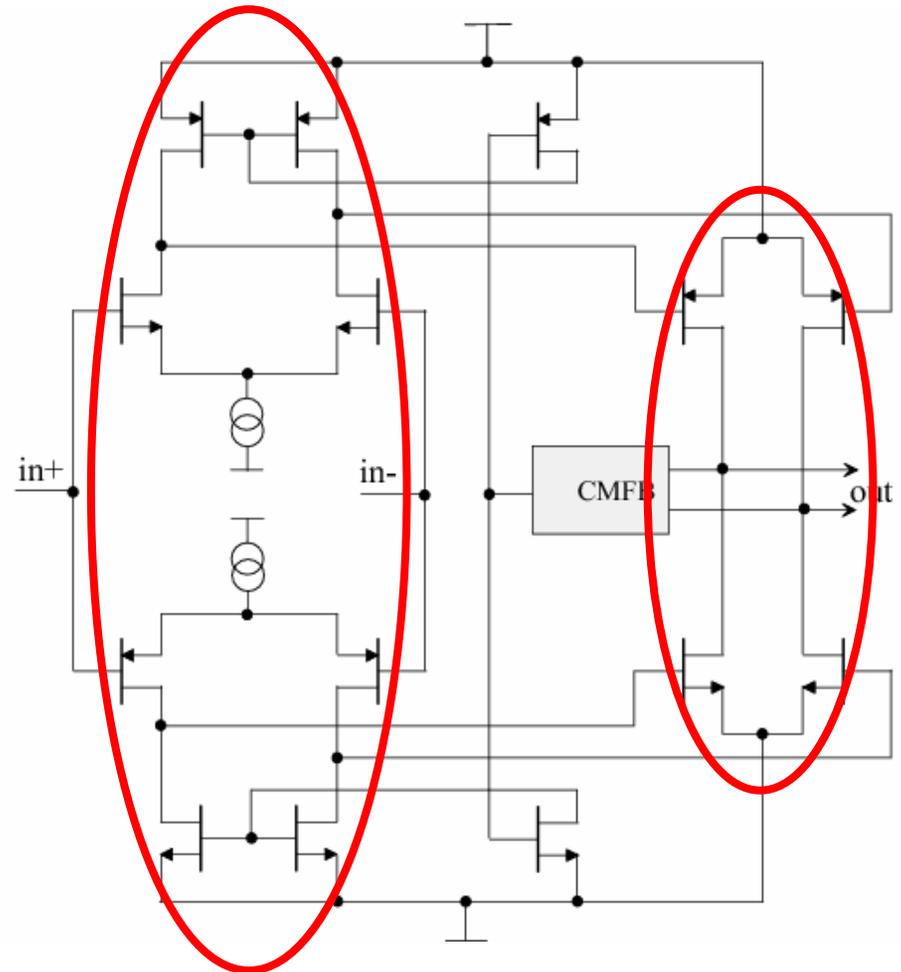
 cole IN2P3 de micro lectronique

La Londe les Maures

12/16 octobre 2009

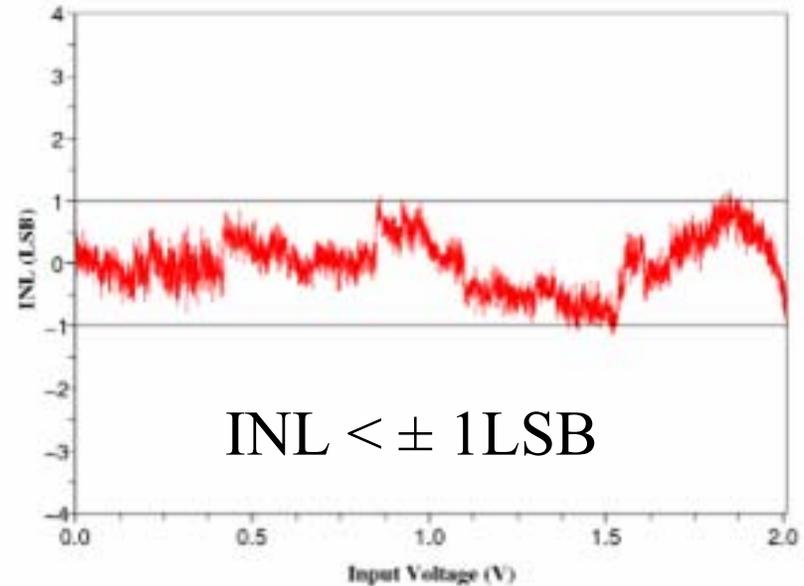
# Ampli rail to rail ILC

- Ampli rail to rail différentiel  $\pm 1$  V
- 2 étages d'amplification
- CMFB résistif
- Gain BF : 20 k
- Prod Gain Bw : 50 MHz (charge capacitive : 2,5pF)
- Consommation 3 mW
- Pour ADC ILC 12 bits



# Ampli rail to rail ILC

- Pour l'ADC les mesures donnent une INL correcte, mais peu de chips satisfaisants : variation de la polar avec process  $\rightarrow$  instabilité ;



- Décision de construire un ampli moins sensible au process : un seul étage de gain.

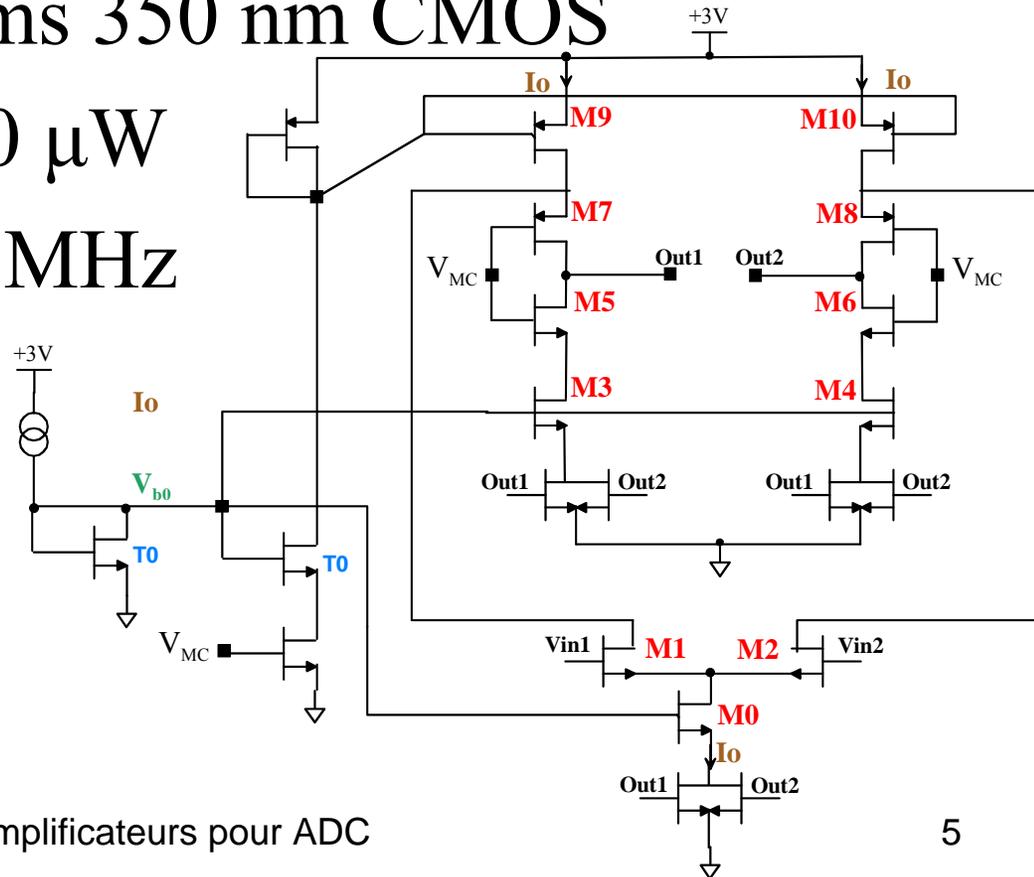
# Conception générale ampli un seul étage



- Amplis fort gain en BF
- Cascode replié
- Charge active
- Compensation de mode commun

# Amplificateur basse consommation

- Pour ILC
- Austriamicrosystems 350 nm CMOS
- Consommation 550  $\mu\text{W}$
- produit gain bande 5 MHz
- gain 25 k
- Plusieurs versions

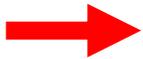


# Amplificateur basse consommation

- Compensation mode commun en tension ou courant ;
- Ampli de boost sur le repliement du cascode, ou non.

Résultats de simulations :

Architecture	CMFB	DC Gain	Consum.	BW
Folded cascode	Voltage	23 k	570 $\mu$ W	436 Hz
Folded cascode	Current	23 k	450 $\mu$ W	318 Hz
Boosted Folded cascode	Voltage	22 k	1470 $\mu$ W	1700 Hz
Folded cascode	Voltage	28 k	1020 $\mu$ W	428 Hz



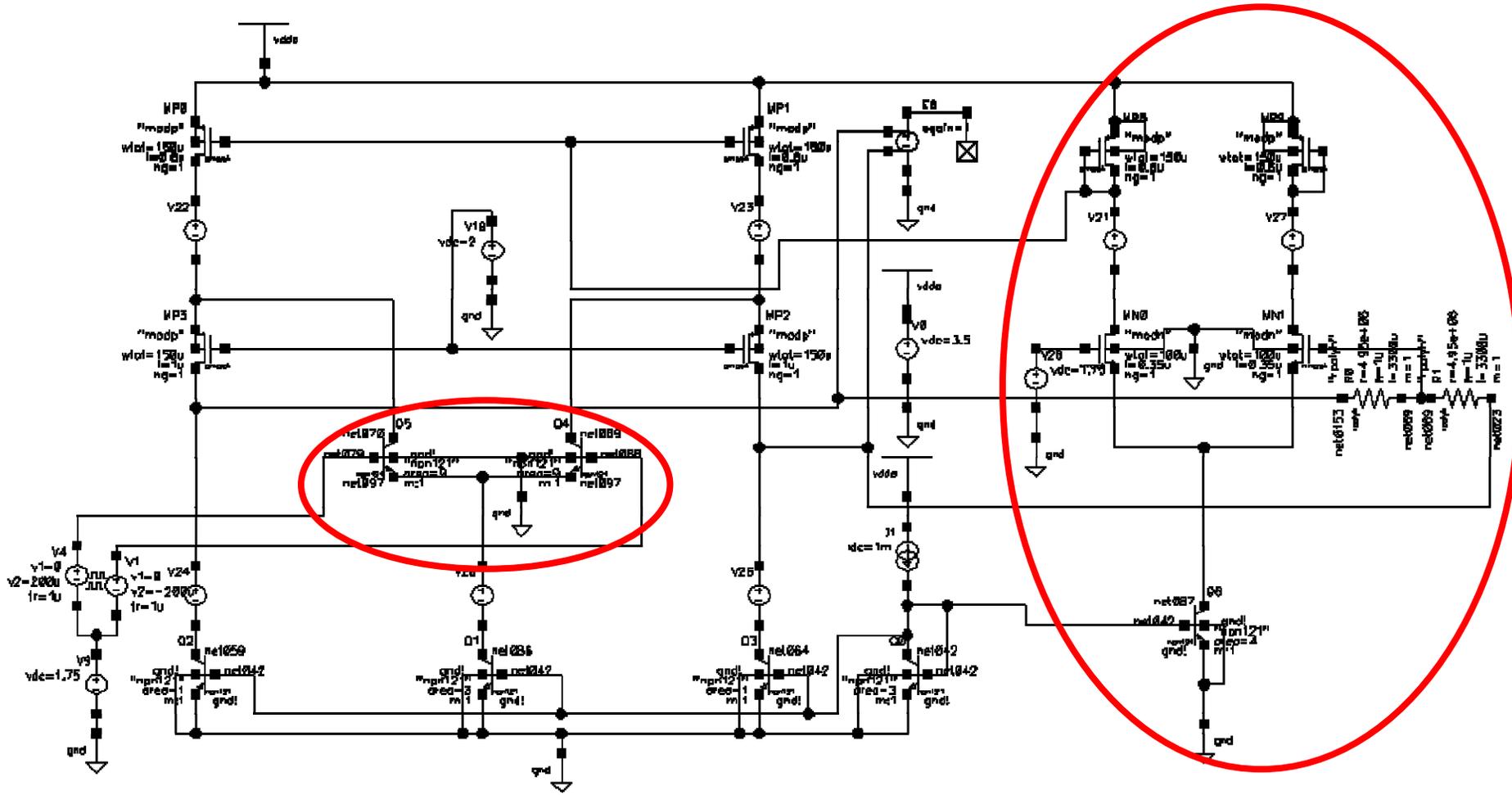
# Amplificateur basse consommation

- **Conclusions 4 prototypes fondus :**
  1. 4 types d'ADC (correspondants au 4 amplis), 10 chips, les 40 sont fonctionnels ;
  2. Avec l'ampli non boosté, CMF en courant, les tests sont OK :
    - INL  $< +/-1$  LSB (indication sur qualité ampli)
    - Noise  $\sigma = 0,3$  LSB

# Amplificateur rapide

- Pour lecture d'un TEP
- Austriamicrosystems 350 nm SiGe
- Alimentation 3,5 V
- Dynamique différentielle 2 V
- Gain 30 k, produit gain bande 14 GHz
- Consommation : 30 mW

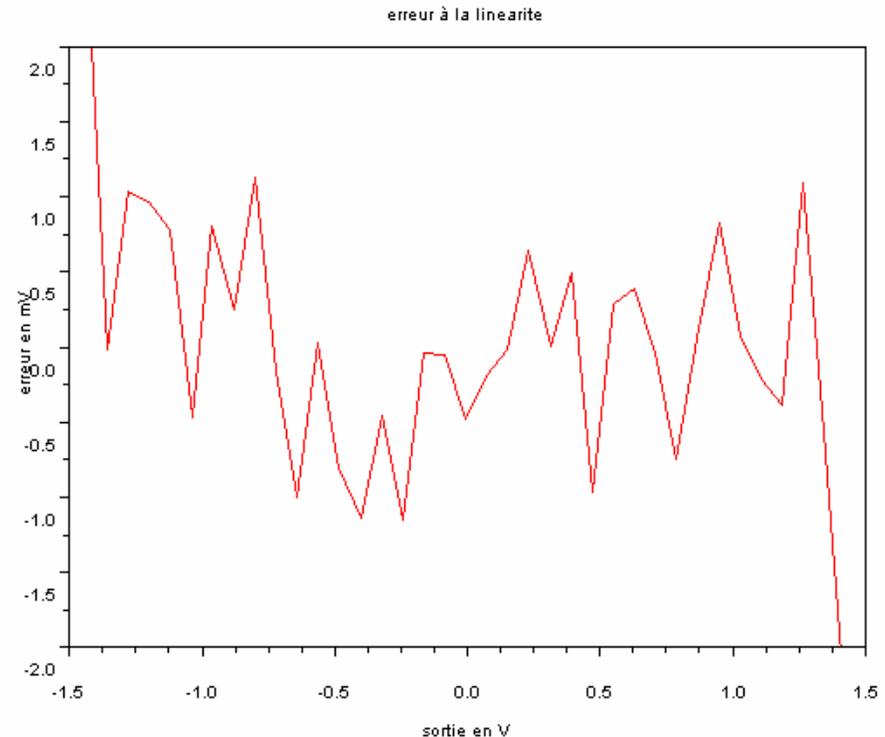
# Amplificateur rapide



# Amplificateur rapide

- Fondu en mars 2008 ;
- Utilisé dans le shaper innotep ;
- Gain : 3,97 ;
- Erreur à la linéarité :

$\pm 0,05\%$  pour 2,5 Vpp en sortie



# Conclusions

- L'ampli basse fréquence, basse consommation donne satisfaction pour un ADC 12 bits ;
- Pour le prototype de l'ADC d'Innotep nous avons travaillé en boucle ouverte (cf. Sébastien Crampon) ;
- Nous sommes en cours de passer l'ampli rapide en 130 nm CMOS d'IBM pour développements futurs dans cette technologie.