

Dimanche 15 mai : arrivée des participants

20:00 Diner

Lundi 16 mai	08:15	Présentation de l'école	Christophe De La Taille
	08:30 10:00	RF analog design, SiGe RF CMOS (1/2)	Julien Lintignat (Univ. Limoges)
		café	
	10:30 12:00	RF analog design, SiGe RF CMOS (2/2)	Julien Lintignat (Univ. Limoges)
	12:15	Déjeuner	
	16:00 17:30	Méthodologies de développement en design basse tension	Samuel Manen (LPC Clermont)
		café	
	18:00 18:30	Méthodologies de travail sous Cadence 6	Frédéric Morel (IPHC)
	18:30 19:30	Posters Building blocks et Apéritif de bienvenue	Tous
	20:00	diner	

Mardi 17 mai	08:30 10:00	Intégration 3D	Kholdoun Torki (CMP)
		café	
	10:30 12:00	Packaging et interconnexions (1/2)	Alexandre Val (3D+)
	12:15	Déjeuner	
	16:00 17:30	Packaging et interconnexions (2/2)	Alexandre Val (3D+)
		café	
	18:00 19:30	Table ronde Packaging et interconnexions	Tous
	20:00	Diner	

Mercredi 18 mai	08:30 10:00	High speed digital design (1/2)	Sami Ajram et Catherine Godlewski (SL3J systems)
		café	
	10:30 12:00	High speed digital design (2/2)	Sami Ajram et Catherine Godlewski (SL3J systems)
	12:15	Déjeuner	
	16:00 17:30	Couplages substrats	Olivier Valorge (R3 Logic)
		café	
	18:00 19:30	Table ronde couplages substrats	Tous
	20:00	Diner	

jeudi 19 mai	08:30 10:00	Power Management	Sami Ajram (SL3J systems)
		café	
	10:30 12:00	Digital rapide et basse consommation (asynchrone)	Jérémy Hamon (TIMA)
	12:15	Déjeuner	
	16:00 17:30	Design de circuits FE en technologies submicroniques	Jan Kaplon (CERN)
		café	
	18:00 19:30	SEU Latch-up	Raoul Velazco (TIMA)
	19:30 20:00	Bilan de la formation	
	20:00	Diner	

vendredi 20 mai	Départ des participants		
-----------------	-------------------------	--	--